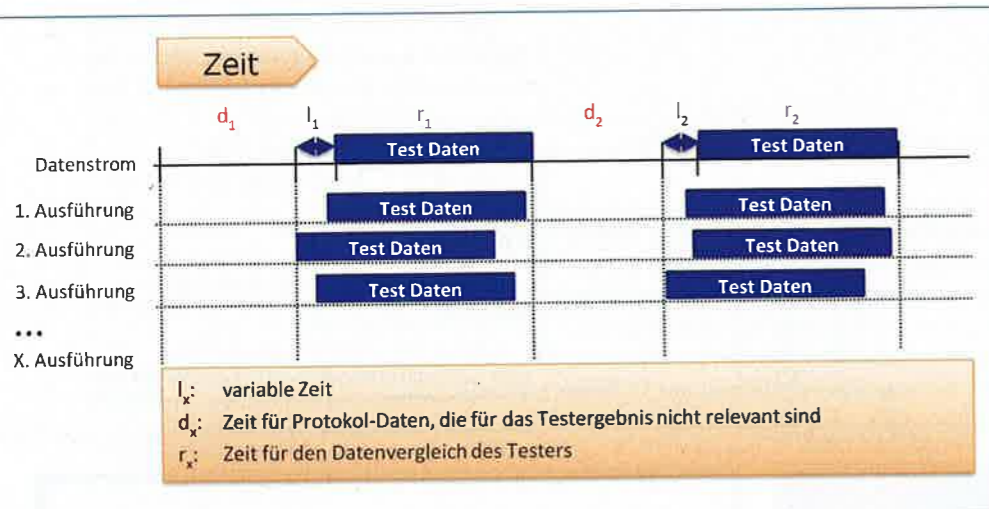


Serielle Schnittstellen als besondere Testaufgabe

Serielle Schnittstellen reduzieren die Anzahl der Pins und sichern eine hohe Datenmenge. Eine optimale Testzeit ist dabei entscheidend. Wir zeigen Ihnen eine Testfunktion, die das gewährleistet.

OLIVER GUHL *



Serielle Schnittstellen testen: Die Datenströme in Abhängigkeit von der Testzeit

Serielle Schnittstellen sind auf dem Vormarsch. Um bei steigender Menge zu übertragender Daten kostengünstig Bauelemente zu entwickeln, werden zunehmend serielle Schnittstellen genutzt. Dabei wird die Anzahl der Pins am Bauelement reduziert und trotzdem eine hohe Datenrate gesichert. Die aktuellen Fernsehgeräte und andere Unterhaltungselektronik sind beispielsweise in der Regel mit HDMI-Schnittstellen versehen, um Daten in HD-Qualität zu übertragen. Nicht nur zwischen verschiedenen Geräten, auch innerhalb der Geräte zwischen den Bauelementen sind verschiedene Schnittstellen für die Verteilung der Daten zuständig, wie zwischen dem Empfangsteil und dem LCD-Driver eines Flachbildschirmes. Hier sei als Beispiel eDP oder Embedded DisplayPort genannt. Eine Besonderheit der genannten Schnittstellen sind

dabei Protokolle, bei denen das Bauelement die Länge von Pausen bei der Datenübertragung selbstständig bestimmt.

Ähnliche Testanforderungen, wenngleich bei geringeren Datenraten, werden auch bei Anwendungen wie RFID und speziellen Analog-Digital-Wandlern zunehmend bedeutsam. Ein Vergleich der Daten bei einem Funktest ist somit schwierig, weil jede Ausführung zu unterschiedlichen Sequenzlängen führen kann und die Position der relevanten Daten im Datenstrom variiert. Daraus ergibt sich eine Unsicherheit bei der Positionierung des Datenvergleiches.

Die für den Test relevanten Testdaten mit der Länge r_x sind in einen allgemeinen Datenstrom eingebettet. Die Zeit d_x gibt dabei die Länge von festen nicht testrelevanten Datensegmenten an. Die Zeit l_x variiert für jede Ausführung des Testpattern. Das Test-Equipment muss diesen Datenstrom direkt identifizieren können – und zwar in Echtzeit. Traditionelle Testsysteme, die diesen Test nur durch nachträgliche Auswertung von vorher aufgenommenen Daten realisieren können, erfüllen die Anforderungen einer

einfachen und effizienten Testumsetzung nicht mehr und verursachen höhere Kosten, denn sie verursachen eine längere Testzeit. All dies findet bei hohen Geschwindigkeiten statt und lässt keine Pausen durch sogenannte Matchloops zu, bei denen der Tester auf Ereignisse vom Bauelement wartet, um einen Datenvergleich zu starten.

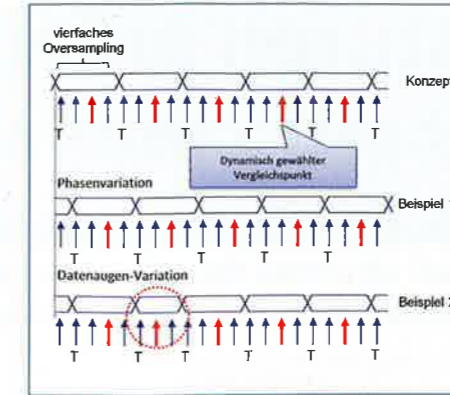
Alle testrelevanten Parameter und Einstellungen testen

Die V93000 Smart-Scale-Generation von Test-Systemen der Firma Advantest führt eine neue Form von Synchronisationsmechanismen ein, die sogenannte „Protocol-Engine-per-Pin“. Dabei handelt es sich um spezielle Funktionsblöcke im Testprozessor. Der Testprozessor kontrolliert für jeden Kanal des Test-Systems alle testrelevanten Parameter und Einstellungen. Die Testdaten sind dabei in einem dem Testprozessor zugeordneten Speicher abgelegt. Der Testprozessor wird von Advantest selbst durch ein erfahrenes Designteam entwickelt, eine in der ATE-Welt einmalige Vorgehensweise. Dadurch können sehr spezifische Lösungen für die Testentwicklung eingebunden werden. Mit der „Protocol-Engine-per-Pin“ kann das Test-System im Datenstrom nach Sequenzen suchen und sie ohne Zeitverlust als Trigger für einen Datenvergleich nutzen. Gleichzeitig kann sie Phasenvariationen kompensieren, um eventuelle Variationen des Datenauges zu folgen. Die Kombination aus 1. Phasenausgleich und 2. Triggerung von Datenvergleichen ermöglicht es, Schlüsselwörter zu erkennen und ist somit für die oben beschriebenen Tests von seriellen Schnittstellen ideal geeignet.

Die Protocol-Engine-per-Pin verfügt über einen Tracking-Mechanismus, der auf einem 4-fach Oversampling basiert. Mit Hilfe des Oversamplings kann die Testelektronik neben dem eigentlichen Datum auch die Lage von Datenwechsellinien im Datenstrom bestimmen. Dies ermöglicht das „Nachführen“ der

Position des Datenvergleiches in Abhängigkeit von der Lage der Datenwechsel. Dazu wird das Datenauge bei vier äquidistanten Zeitpunkten abgetastet. Eine Auswertungslogik bestimmt die Position von Datenwechsellinien. In der abgebildeten Konzeptdarstellung sind die Datenwechsel mit T markiert. Die Datenwechsel zeigen die Phasenlage für die Ausgangsdaten an. Die Auswertungslogik der „Protocol-Engine-per-Pin“ bestimmt anhand der mit T markierten Abtastpunkte den Zeitpunkt, der für den Vergleich mit den Vektordaten verwendet wird und bei dem der Abtastzeitpunkt nahe der Augenmitte ist. Damit lässt sich die Phasenlage der Ausgangsdaten bestimmen und verfolgen.

Das Beispiel 1 im rechten Bild zeigt, wie die Logik auf eine Phasenverschiebung der Ausgangsdaten reagiert. Auch wenn das Datenauge durch Phasenvariationen in der Größe verändert wird, kann die Elektronik einen sinnvollen Vergleichszeitpunkt bestimmen. Das zeigt Beispiel 2. Mit der Funktion lässt sich auf einen beliebigen Datenstrom aus einem Bauelement synchronisie-



Auswertlogik: Protocol-Engine-per-Pin und die mit T markierten Abtastpunkte

ren und die Vergleichsaktion im Datenauge platzieren. Ist nur das logische Ergebnis einer Messung wichtig, lässt sich ein Suchalgorithmus für die Positionierung des Sample-Punktes vermeiden.

Der Aufwand der Test-Generierung wird durch die FIFO-Funktionalität signifikant kleiner, da die bestehende Testentwicklungs-

umgebung weiter benutzt werden kann. Auch unter Berücksichtigung der Unsicherheit der Ausgangsdaten ist ein einfacher und kostengünstiger Test möglich. All dies kann auf beliebig vielen Pins parallel und auch parallel auf mehreren Bauteilen ausgeführt werden, ohne dass dies zu einer merklichen Testzeit-Verlängerung führt.

Lesen Sie online weiter: Mit Hilfe einer Implementierung auf einem FIFO werden vom Bauelement kommende Daten dort zwischengespeichert. Sobald das Schlüsselwort im Datenstrom entdeckt wird, wird der Datenvergleich mit den nach dem Schlüsselwort kommenden Vektordaten im Vektorspeicher gestartet. Zum Erfassen der Daten wird die normale Elektronik genutzt. // HEH

Advantest Europe +49(0)89 993120

InfoClick

■ V93000*Smart Scale Generation

www.elektronikpraxis.de

InfoClick 3294411



400 W programmierbare DC-Laborgeräte – die Z+ Serie

ATE + OEM + FORSCHUNG + TEST- UND MESSSYSTEME



Das neue Z+ ist sehr klein und höchst flexibel – die ideale programmierbare Stromversorgung.

- Bis 400 Watt Ausgang*, bis zu 100V bzw. 40A
- Geringe Bauhöhe von 2 HE
- Interface: USB, RS232 & RS485 (optional: LAN, GPIB)
- Eingebauter Arbiträrgenerator
- 16-Bit-Auflösung für Strom und Spannung
- Programmierbare Ausgangs-Pins
- 5 Jahre Garantie

* weitere Modelle folgen

TDK-Lambda

Mehr Informationen unter: www.de.tdk-lambda.com/zplus +49 (0) 7841 666-0



* Oliver Guhl
... ist bei Advantest in verschiedenen Supportfunktionen bei der Kundenbetreuung von digitalen Testanwendungen zuständig.