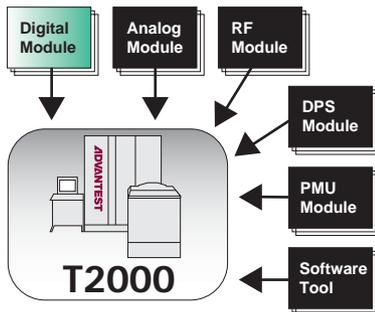


Digital Module

6.5Gbps Digital Module

高速シリアル・インタフェースを搭載したデバイスに特有のEmbedded ClockやSource-Synchronousなどの方式に柔軟に対応します。



6.5Gデジタル・モジュール(6.5GDM)は、8chの差動ドライバと8chの差動コンパレータを持つ、最高動作速度6.5Gbpsを実現した高精度モジュールです。高速シリアル・インタフェース試験については、今までATEによる汎用的な測定環境が十分に提供されておらず、計測器を組み合わせたRack&Stackで試験が行われていました。そのため試験環境に制約があり、また維持・管理も負担が大きく、開発TAT短縮やテスト・コスト削減への障害となっていました。アドバンテスはT2000の機能モジュールとして、高速シリアル・インタフェース向けに6.5GDMを新たに開発。PCI Express®, SATA, XAUI等に代表される高速シリアル・インタフェース搭載デバイスの試験について、最適なソリューションを提供します。その主な機能は以下のとおりです。

- Header Hunt: 高速シリアル・インタフェース搭載デバイスに特有の不確定なデータ出力に対応し、DUT出力の有効データ・サイクルが不確定でも、リアル・タイムにテストの期待値と同期をとることが可能です。

- Clock-Data-Recovery: 各受信チャンネルは、クロック・データ修復回路を備えており、データから修正したクロックをストロープとして使用することが可能です。

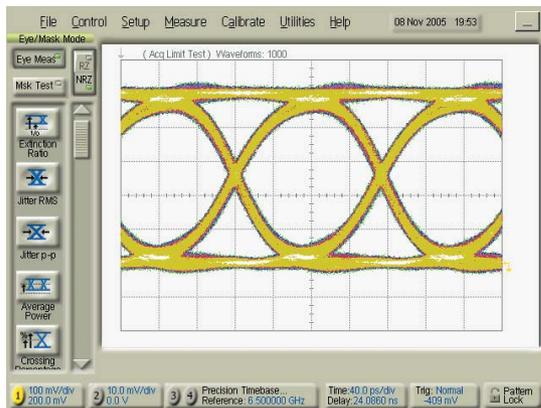
- Full-speed Source-Synchronous および Forwarded Clock Tracking: Source-Synchronousに対応したClock Trackingを可能にするため、各送信チャンネルにおいて、DUTからのクロック位相に追従してPLL発振周期に変位を与え、DUTクロックに追従したデータ受け取りを実現します。

- Integrated Pre-Emphasis: 各ドライバ・チャンネルは、SerDesデバイスの試験に有効である、調整可能なPre-Emphasis機能を備えています。

- Integrated Jitter Injection: 各ドライバ・チャンネルは、パターン実行中にオン/オフの切替が可能な正弦波ジッタの印加を実現します。

- Dual-Frequency Operation: 任意の速度で初期化してから高速に切り替わる、PCI Express-II や XAUI-II などのインタフェースに対応するため、データ・レートをオンザフライで切り替えることができます。

また、その他の機能として、
・高速サブルーチン機能つきパターン格納
等があります。



6.5G DM Data Eye
500mV into 50 ohms
100 mV/div
40ps/div



T2000 6.5Gbps Digital Module Specifications

Digital Differential Channels:	8 differential inputs and 8 differential outputs (32 wires)
Data Rates:	500Mbps up to 6.5Gbps in Double Mode 500Mbps up to 3.25Gbps in Normal Mode 12.5Mbps up to 406.3Mbps in Scan Mode
Timing:	Edge Placement Accuracy: ± 30 ps Edge Setting Resolution: 1ps
Time Domains:	2 per module, 64 max per system
Jitter Injection:	Injection Range: -1UI to +1UI Injection Frequency: 3KHz to 1MHz
Clock Data Recovery:	Acquisition time (wide BW): $<7\mu$ s Acquisition time (narrow BW): $<50\mu$ s Acquisition Location: 0 to 1 UI settable
Header Hunt Capability:	Header length: 1 to 40 bits Number of Headers: 8 per pin Header Search Range: 1 to 50 UI
Source-Synchronous Clocking:	Max. number of Source-Synchronous Clocks: 2 per module Number of data channels per Source-Synchronous clock: Minimum: 1 Maximum: 55
Pattern Memory:	768M x 2-bits pattern per channel 16K x 2-bits subroutine memory per channel Per channel pattern compression
Digital Capture:	Full speed operation - 128Mbit per channel
Pin Electronics:	Driver Swing: 100mV to 1.8V with no load in range -0.5V to +2V Comparator Differential Swing & Comparator Single Ended Swing Comparator Input Range: -0.5V to +2V Differential Swing: -1V to +1V Driver & Comparator Level Adjustment Resolution: 1mV Total Jitter (wide BW): 45ps p-p Total Jitter (narrow BW): 50ps p-p
DC Measurement:	DC Unit per Channel -1.5V to +3.3V Range Up to ± 95 mA Source/Measure

- OPENSTARは、米国、日本およびその他の国における登録商標です。
- PCI EXPRESSは、PCI-SIGの登録商標です。
- 本製品を正しくご利用いただくため、お使いになる前に必ず取扱説明書をお読み下さい。
- 本カタログ記載の製品仕様および外観等は、予告なしに変更することがありますのでご了承下さい。

ADVANTEST[®]

<http://www.advantest.co.jp>

株式会社 **アドバンテスト**

〒100-0005 東京都千代田区丸の内1丁目6番2号 新丸の内センタービルディング TEL:03-3214-7500 (代)
第1販売部(本社) TEL:03-3214-7501 (大分オフィス) TEL:097-555-9570 第2販売部(西事務所) TEL:06-6368-9280 (名古屋オフィス) TEL:052-731-5990