

## 3GPP/cdma2000共通性能諸元

### 出力周波数

範囲:	800 ~ 2300MHz
分解能:	100Hz
精度:	基準源精度による
内部周波数基準:	安定度; $3 \times 10^{-9}$ /day, $5 \times 10^{-7}$ /year (24H通電を基準として) 周波数; 10MHz 出力レベル; > 0dBm, 50 ウォームアップ2分 $3 \times 10^{-7}$ (25 )

### 出力レベル

範囲:	- 125 ~ 0dBm
分解能:	0.1dB
精度( $25 \pm 10$ )	
周波数 1000MHz:	< $\pm 1.5$ dB( - 120.0 ~ 0dBm ) < $\pm 2.5$ dB( - 125.0 ~ - 120.1dBm )
周波数 > 1000MHz:	< $\pm 1.5$ dB( - 110.0 ~ 0dBm ) < $\pm 2.5$ dB( - 125.0 ~ - 110.1dBm )
出力インピーダンス:	50
最大逆入力:	2W

### 信号純度

高調波:	< - 30dBc
非高調波:	< - 60dBc( オフセット > 10kHz )
SSB位相ノイズ:	< - 107dBc/Hz ( 50kHzオフセット、@1,000MHz )

### I/Q入出力

入力周波数:	1k ~ 2.5MHz、周波数特性 < 2dBp-p
入力レベル:	$I^2 + Q^2 = 0.5$ Vrms、50 、 最大入力3 Vp-p
内部I/Q出力レベル:	1Vp-p、50

### BERカウンタ

測定レート:	1k ~ 5Mbps
測定パターン:	PN9、PN15
測定ビット長:	1,000ビット ~ 10,000,000ビット
クロック/データ極性:	POS/NEGA 切替可能
入力信号:	クロック、データ TTLレベル )

### ローカル出力

周波数:	5.0314 ~ 6.5314 GHz
レベル:	> 0dBm

### 外部インタフェース

GP-IB:	IEEE-488
シリアル I/O:	R3267/3273 専用インタフェース

### 一般仕様

使用温度:	0 ~ + 50
保存温度:	- 20 ~ + 60
湿度:	RH85%以下( 結露しないこと )
AC電源入力:	AC100V系/200V系( 自動切り替え ) AC100V系動作時; 100 ~ 120V、50/60Hz AC200V系動作時; 220 ~ 240V、50/60Hz
消費電力:	300VA以下
周波数:	50/60Hz
質量:	16kg以下
外形寸法:	約178( H ) $\times$ 355( W ) $\times$ 42( D )mm ( リア・フット、コネクタなどの突起物を含まない )

## 3GPP 性能諸元

### 変調

変調方式:	QPSK( DL )/HPSK( UL )
システム:	3GPP( FDD )
チップ・レート:	3.84Mcps
ベースバンド・フィルタ:	ルート・ナイキスト( $\alpha = 0.22$ )
データソース:	PN9、PN15、ALL0、ALL1
変調精度:	< 6%rms
ACP:	< - 45dB $\alpha$ 5MHzオフセット ) < - 55dB $\alpha$ 10MHzオフセット )

### Up Link

出力チャンネル:	DPCCH DPDCH $\times$ 1チャンネル
チャンネル・ビット・レート:	30/60/120/240/480/960kbps( DPDCH )
インフォメーション・ビット・レート:	12.2/64/144/384kbps( DTCH )
ロング・スクランプリング・コード:	0 ~ 16,777,215
チャネライゼーション・コード:	SF/4( DPDCH )
チャンネル電力比:	ゲイン・ファクタ $c_c$ 、 $d = 0 \sim 15$
TFCIビット:	0 ~ 3FF [ 16進数 ]
FBIビット:	0 ~ 3FFFFFFF [ 16進数 ]
TPC情報:	指定スロット長 ( Max 75 slot ) のアップ/ ダウンまたは繰り返し

### Down Link

出力チャンネル:	Primary CPICH Primary SCH、Secondary SCH P_CCPCH DPCH $\times$ 1チャンネル
チャンネル・ビット・レート:	60/120/240/480/960kbps( DPCH )
インフォメーション・ビット・レート:	12.2/64/144/384kbps( DTCH )
プライマリ・スクランプリング・コード:	0 ~ 8,191
チャネライゼーション・コード:	2 ~ 127( DPCH )
チャンネル電力比:	- 20 ~ 0/0.1dB step
TFCIビット:	0 ~ 3FF [ 16進数 ]
TPC情報:	指定スロット長 ( Max 75 slot ) のアップ/ ダウンまたは繰り返し
チャンネル・タイミング:	$DPCH = 0$ chip

### クロック/タイミング信号

外部周波数基準 ( SYNTH REF IN ):	入力周波数; 1/2/5/10/15MHz 入力レベル; > 0dBm、50
変調用タイム・ベース ( MOD TIME BASE IN ):	入力周波数; 3.84MHz $\times$ n ( n=1、2、4 ) 入力レベル; TTL
外部トリガ( EXT TRIG IN ):	オフセット可変幅; 20 ~ 200 chips 入力レベル; TTL
クロック/タイミング出力 ( CLOCK OUT 1/2 ):	チップ・クロック 無線フレーム・タイミング スロット・タイミング TPCリポート・タイミング TPCインサート・タイミング ( TTLレベル )

## OPT.65 cdma2000 変調機能性能諸元

### Link Common

スプレッドレイト:	SR1
チップレイト:	1.2288Mcps
ロングコードマスク:	ALL0
データソース:	PN9、PN15、ALL0、ALL1、 Repeating 4ビット・パターン
変調精度:	< 6%rms
ACP:	< - 45dBc ( BW: 30kHz、オフセット: 750 kHz ) < - 55dBc ( BW: 30kHz、オフセット: 1.98MHz )
チャンネル電力比:	0 ~ - 20dB

### Reverse Link

レディオ・コンフィグレーション:	RC1 ~ RC4
PNオフセット ( EXT TRIG Delay ):	0 ~ 511( 1PNオフセット: 64chips )
出力チャンネル:	Pilot channel( PICH ) Dedicated control channel( DCCH ) Fundamental channel( FCH ) Supplemental channel 1( SCH1 ) Supplemental channel 2( SCH2 )
PICHゲーティングレイト:	1、1/2、1/4
パワー・コントロールビット:	Repeating 160ビット( 任意パターン )
フレーム長:	DCCH、FCH; 5msec、20msec SCH1、2; 20msec、40msec、80msec * Depending on RC and frame length
データレイト:	DCCH; 1440bps、9600bps FCH; 1200 ~ 14400bps SCH1、2; 1.5 ~ 307.2kbps * Depending on RC and frame length
CRC:	ON/OFF
ブロック・インターリーピング:	ON/OFF
BERエラー付加:	0%、1%
CRCエラー付加:	0%、0.1%、0.5%、1%、2%
リアルタイム・コーディング:	任意の1chを選択 ( from DCCH/FCH/SCH1、2 ) * Other channels: Partially coded

### Forward Link

レディオ・コンフィグレーション:	RC1 ~ RC5
出力チャンネル:	Pilot channel( PICH ) Sync channel( SYNCH ) Fundamental channel( FCH ) Supplemental channel( SCH )
フレーム長:	DCCH、FCH; 5msec、20msec SCH; 20msec、40msec、80msec * Depending on RC and frame length
データレイト:	FCH; 1200 ~ 14400bps SCH; 1.5 ~ 307.2kbps * Depending on RC and frame length
ウォッシュコード:	PICH; 0、SYNCH; 32( Fixed ) FCH、SCH; 0 ~ 127 * Depending on RC and frame length
QOF:	0 ~ 3
CRC:	ON/OFF
ブロック・インターリーピング:	ON/OFF
BERエラー付加:	0%、1%
CRCエラー付加:	0%、0.1%、0.5%、1%、2%
リアルタイム・コーディング:	任意の1chを選択( from FCH/SCH ) * Other channels: Partially coded

## AWGMソース

帯域幅:	> 2MHz
Eb/N <sub>0</sub> ( Nt )レンジ:	0 ~ 15dB
Eb/N <sub>0</sub> ( Nt )分解能:	0.1dB
Eb/N <sub>0</sub> ( Nt )精度:	< ± 1.0dB

### クロック/タイミング信号

外部周波数基準 ( SYNTH REF IN ):	入力周波数; 1/2/5/10/15/1.2288/2.4576/ 4.9152/9.8304/19.6608MHz 入力レベル; > 0dBm、50
変調用タイムベース ( MOD TIME BASE IN ):	入力周波数; 1/2/5/10/15/1.2288/2.4576/ 4.9152/9.8304/19.6608MHz 入力レベル; TTL
外部トリガ( EXT TRIG IN ):	2sec ± 300nsec 入力レベル; TTL
クロック/タイミング出力 ( CLOCK OUT 1/2 ):	20msec、26.6msec、80msec、2msec、 5msec、外部トリガ入力信号 ( TTLレベル )